

# PQFN封止GaNデバイスの信頼性高いアセンブリのためのはんだステンシル設計のガイドライン



Gerald Adriano, Duanhui Li, Ph.D., Shengke Zhang, Ph.D.

このアプリケーション・ノートでは、パワー・クワッド・フラット・ノーリード (PQFN) ・パッケージに封止したGaNトランジスタとIC向けの一連のはんだステンシル設計のガイドラインを開発し、説明しています。広範なアセンブリ実験を実施し、続いて、物理的な断面解析を行い、これによって、測定したはんだスタンドオフ高さが設計ルールに基づいた推定値と一致していることがわかります。このようなステンシル設計のガイドラインによって、部品の傾きを最小化したスタンドオフ高さを推定することができ、最適な温度サイクル寿命が得られます。

## 1.0 はじめに

パワー・クワッド・フラット・ノーリード (PQFN) ・パッケージは、パワー・エレクトロニクス分野でますます人気が高まっています。PQFNパッケージのはんだスタンドオフの高さは本質的に、従来のボール・グリッド・アレイ (BGA) ・パッケージよりも低くなります。したがって、チップの最小の傾きで一貫したはんだスタンドオフ高さを実現する第一原理ステンシル設計ルールを開発することが重要です。

IPC-7525A [1] は、PQFNデバイス用のステンシル設計ガイドラインを開発するために使った中心的な文書です。この設計ルールに従って、多数のアセンブリ実験を実施し、その後、断面解析を行い、結果として生じるスタンドオフの高さと部品の傾きを定量化しました。断面の結果では、すべてのアセンブリでスタンドオフ高さの一貫した均一性が示され、ステンシル設計の有効性が検証され、これによって、熱機械的信頼性が向上しました。

## 2.0 ステンシル設計の重要な要素

開口部の寸法とステンシルの厚さの組み合わせによって、プリント回路基板に塗布する実際のはんだペーストの量が決まります。ステンシルの代表的な断面図が図1です。ステンシル印刷プロセス中に、はんだペーストがステンシルの開口部に充填されます。ステンシルがプリント回路基板から分離されると、図2に示すように、はんだペーストがプリント回路基板に転移され、一部はステンシルの側壁に残ります。このアスペクト比と面積比は、IPC規格 [1] で指定された最小要件を満たさなければなりません。

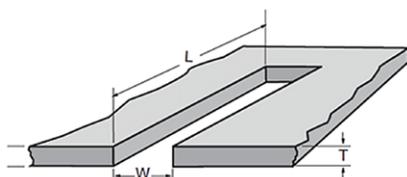


図1: ステンシルの断面図。ここで、Lは開口部の長さ、Wは開口部の幅、Tはステンシルの厚さです。

## 2.1 アスペクト比

アスペクト比は、開口部の幅とステンシルの厚さの比であり、式1で定義されます。許容可能なはんだペーストの剥離の設計ルールは、1.5 よりも大きくなるように指定されています。アスペクト比が小さいと、剥離プロセス中に過剰な量のはんだペーストが開口部の壁に付着する可能性があります。

$$\text{アスペクト比} = \frac{\text{開口部の幅}}{\text{ステンシルの厚さ}} = \frac{W}{T} \quad \text{式 1}$$

## 2.2 面積比

面積比は、式2で指定される開口部の側壁の全面積に対する開口部の面積の比率です。これは、ペーストの剥離を向上させるためのステンシル印刷における重要なパラメータです。IPC-7525Aでは、この面積比が0.66よりも大きくなければならないと指定されています。

$$\text{面積比} = \frac{\text{開口部の面積}}{\text{開口部の側壁の面積}} = \frac{(L \times W)}{2 \times (L + W) \times T} \quad \text{式 2}$$

## 2.3 転移の効率

転移効率は、プリント回路基板上に堆積された実際のはんだ量と、開口部の寸法に従って印刷されたはんだ量の合計との比率です。式3は転移効率を定義し、図2でさらに説明しています。転移効率を決定する主な要素は3つあり、使われるステンシル技術 (レーザー切断、化学エッチングなど)、アスペクト比、面積比です。

$$\text{転移効率 (\%)} = \frac{\text{堆積量}}{\text{開口部の体積}} \times 100\% \quad \text{式 3}$$

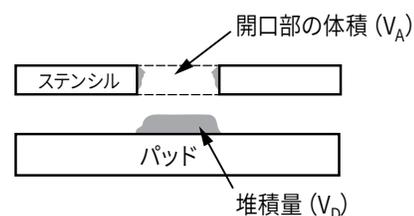


図2: パッドへのはんだペーストの転移 (堆積量)。はんだペーストの付着力によって、開口部の側壁には、はんだペーストの残留物が残ります。

図3は、面積比がはんだペースト堆積の転移効率と再現性に大きな影響を与えることを示しています。このデータは、面積比が大きいほど好ましいことを示しており、これによって、転移効率が向上し、アセンブリのばらつきが少なくなります。

### 2.4 はんだペーストの収縮

図4に示すように、はんだペーストは主に、はんだ球とフラックスの2つの部分で構成されます。リフロー・プロセスの後、はんだペーストは、最初に堆積した体積の約50%、つまり重量の割合は85~90%に相当します [3]。

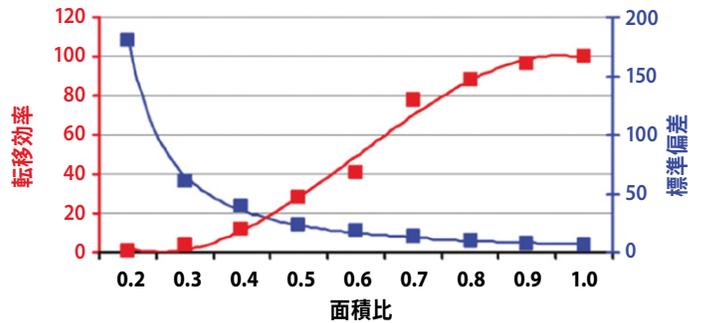


図3: 転移効率と面積比、および標準偏差の関係 (参考文献 [2] から引用)。

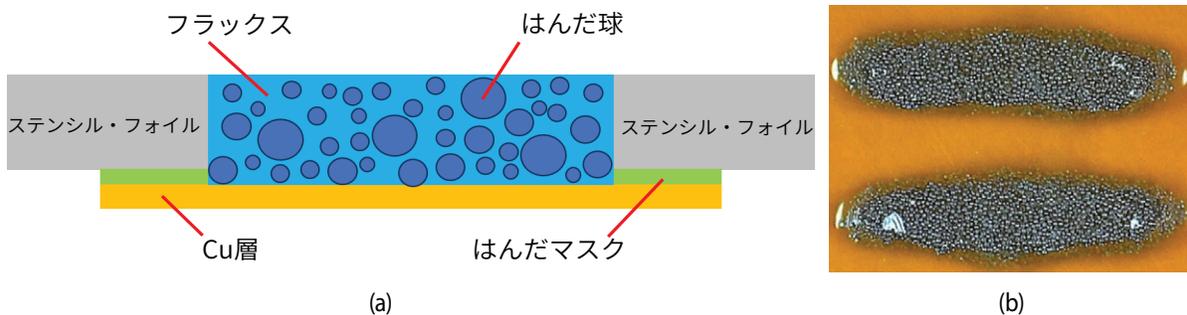


図4 (a) は、開口部内のはんだ球とフラックスの体積。(b) は、剥離後のパッド上に、はんだペーストが堆積した例です。

## 3 ステンシルの設計方法とスタンドオフ高さ (SOH: Stand-Off Height) への影響

プリント回路基板のランド・パターンは、はんだ接合部を介した部品への接続経路として機能する露出した銅パッドです。はんだペーストは、プリント回路基板とQFN部品との間に追加される唯一の相互接続媒体です。リフロー後、はんだ接合部が形成され、主にランド・パターンとステンシル開口部が、はんだ接合部の形状と寸法を決定します。設計ルールを開発するために、PQFNデバイスのはんだ接合は一般に、4つの部分に分類でき、これらについては以下で説明します。

### 3.1 本体のはんだ

本体のはんだは、図5の赤い点線の囲みで強調表示されているように、露出したパッドの直下のみ存在するはんだ部分として定義されます。本体のはんだ全体がスタンドオフ高さに寄与します。したがって、堆積したはんだペーストの100%がこの位置に留まります。

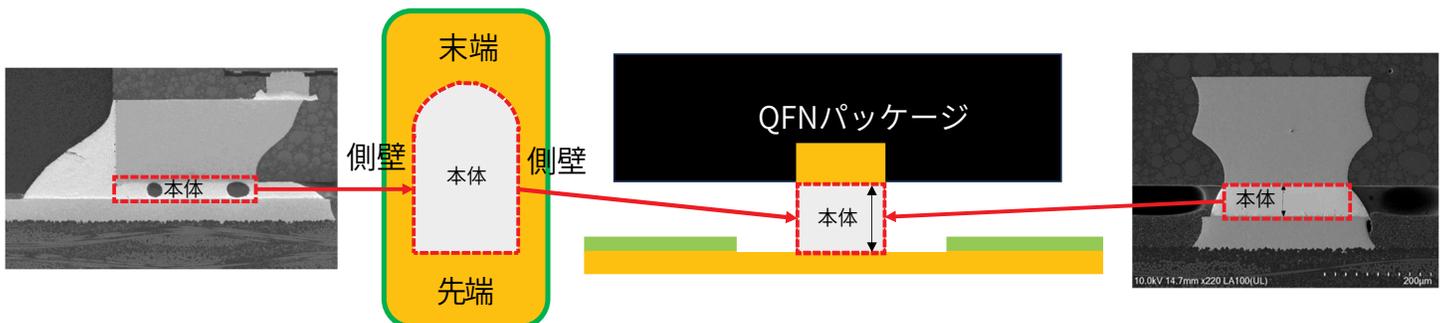


図5: スタンドオフ高さに対するはんだ本体の影響の図

### 3.2 側壁のはんだ

側壁のはんだフィレットは、図6に示すように、リフロー後にはんだ接合部に形成される三角形の側壁です。三角形の形状は、ランド・パターンが通常、露出したパッドよりも大きいからです。図6は、リフロー後も、堆積したはんだペーストの約50%が側壁に残ることを示しています。

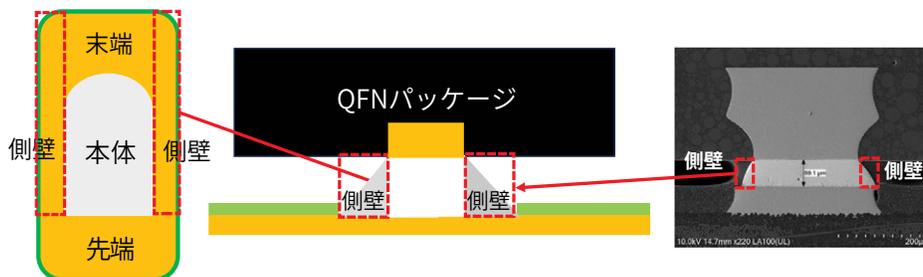


図6: スタンドオフ高さに対する側壁のはんだの影響の図

### 3.3 末端のはんだ

末端のはんだフィレットは、図7に示すように、リフロー後に形成されるはんだ接合部の内側の部分です。末端のはんだは、堆積したはんだペーストの約50%に寄与します。

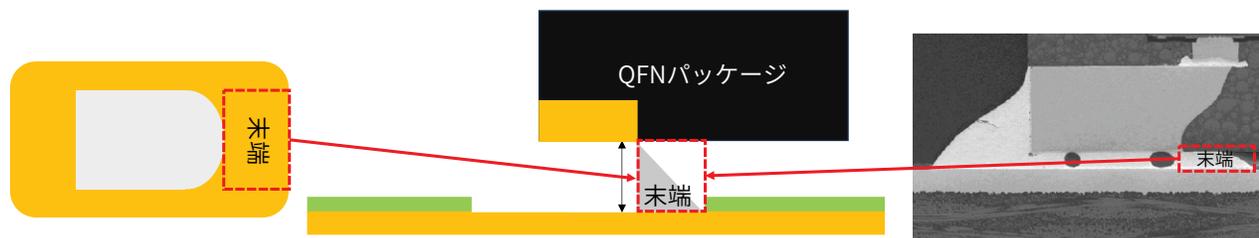


図7: スタンドオフ高さに対する末端のはんだの影響の図

### 3.4 先端のはんだ

図8に示すように、先端のはんだフィレットは、はんだ接合部の外側の部分であり、露出したパッドの外側にあります。したがって、先端のフィレットは、スタンドオフの高さに影響を与えません。スタンドオフの高さには直接寄与しませんが、側壁のはんだ接続のフィレットの高さを決定する上で重要な役割を果たします。側壁の濡れ性側面が完全に濡れると、フィレットの高さが最大になり、通常、はんだ接合部の機械的接合強度が向上し、この結果、温度サイクルの信頼性が向上します [4]。

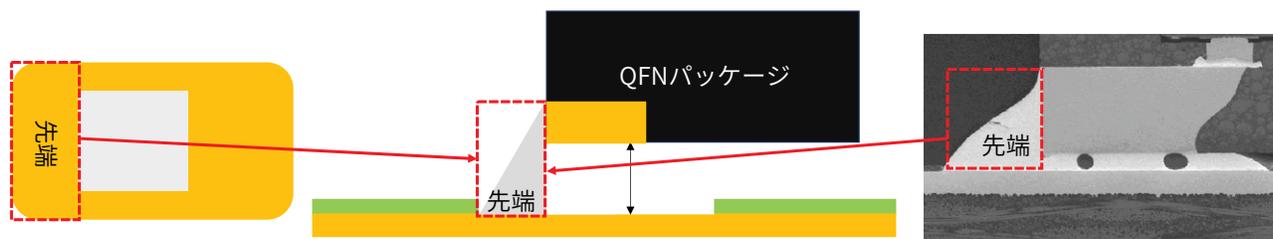


図8: スタンドオフ高さに対する先端のはんだの影響の図

### 3.5 はんだペースト係数 (k)

図2~4で説明したように、はんだペースト係数は、はんだペーストの収縮と転移効率の副産物です。式4で、このパラメータをさらに定量化します。

$$k = \text{はんだペーストの収縮\%} \times \text{転移効率\%} \tag{式 4}$$

表1に、厚さ100 μmと150 μmのステンシルを使ったさまざまな形状の露出パッドの係数をまとめました。ステンシルの厚さを100 μmから150 μmに厚くすると、転移効率は低下しますが、はんだペーストの収縮は変わりません。各露出パッドの詳細な計算は付録に記載しています。

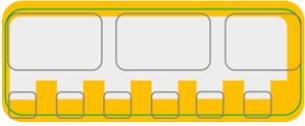
パッドの分類	代表的なパッド形状	係数 (k) 100 μm厚のステンシル (収縮率×転移効率)	係数 (k) 150 μm厚のステンシル (収縮率×転移効率)
1. 小さな開口部		$k = 50\% \times 90\% = 45\%$	$k = 50\% \times 80\% = 40\%$
2. 中程度の開口部		$k = 50\% \times 100\% = 50\%$	$k = 50\% \times 80\% = 40\%$
3. 大きな開口部		$k = 70\% \times 100\% = 70\%$	$k = 70\% \times 80\% = 56\%$

表1: 厚さ100 μmと150 μmのステンシルを使った小型、中型、大型のパッドの係数 (k)

### 3.6 スタンドオフ高さの計算式

転移とリフロー後、堆積されたはんだ球合金の体積は、 $A_{aperture} \times t \times k$ です。ここで、 $A_{aperture}$ は、はんだステンシル開口部の全面積、 $t$ はその厚さ、 $k$ は、はんだペースト係数です。先端のランド・パターン領域 $A_{toe}$ の場合、先端部のはんだ量は、およそ $A_{toe} \times t \times k$ となります。先端部以外のはんだ接合の部分と組み合わせて、堆積された残りのはんだ量に基づいて、はんだスタンドオフの高さを決定します。この論理によって、各リードのはんだスタンドオフ高さ (SOH) は、式5に示すように、計算できます。

$$SOH = \frac{(A_{aperture} - A_{toe}) \times t \times k}{A_{body} + 0.5A_{sides} + 0.5A_{heel}} \tag{式 5}$$

ここで、 $A_{body}$ 、 $A_{sides}$ 、 $A_{heel}$ は、それぞれ本体、全側壁、末端の面積であり、係数0.5は、側壁、末端のはんだ部分の三角形の形状によるものです。

## 4. ケース・スタディ1: 厚さ100 μmのステンシルを使った3.5 x 5 mmのPQFN ICであるEPC23102 [5]の場合

図9は、PQFN ICのEPC23102チップのレイアウトであり、図10は、前述の設計ルールに従って開発されたステンシル設計です。

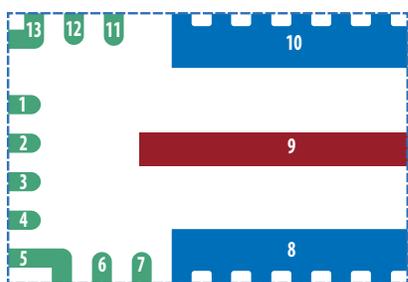


図9: 3.5×5 mmのPQFN封止EPC23102のバンパ・レイアウト

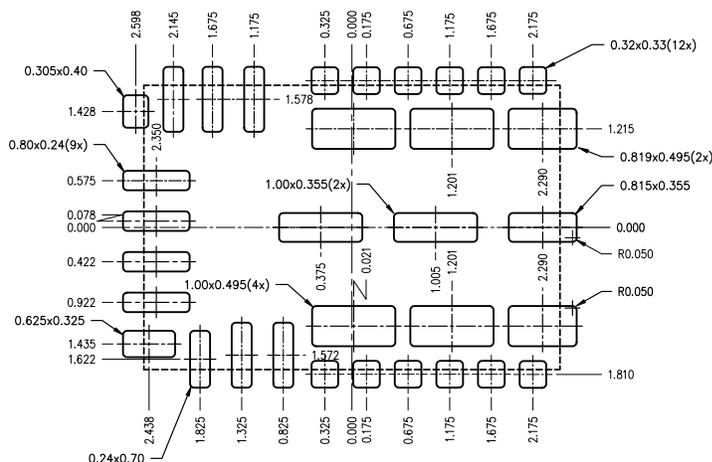


図10: EPC23102のステンシル設計

### 4.1 小さなパッドのスタンドオフ高さ (図9のピン1)

式5を使ってスタンドオフ高さを計算しました。これは46  $\mu\text{m}$ と推定されます。図11が計算に使った各領域です。ここで、係数 $k$ は0.45、ステンシルの厚さ $t$ は0.1 mmです。図12は、ピン1のアセンブリ後のSEM (走査電子顕微鏡) による断面です。この結果、スタンドオフ高さは48  $\mu\text{m}$ と測定され、推定したスタンドオフ高さとはよく一致しています。

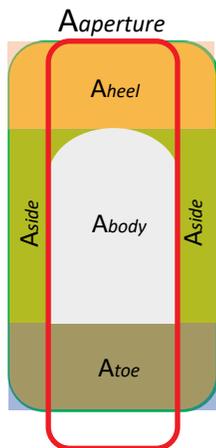


図11: 小さなパッド上のはんだ領域の図。ここで、 $A_{aperture}$ は、赤色のボックスに示すように、ランド・パターン印刷上のステンシル開口部の領域にあります。 $A_{aperture} = 0.19 \text{ mm}^2$ です。先端の面積 $A_{toe} = 0.06 \text{ mm}^2$ 。本体の面積 $A_{body} = 0.09 \text{ mm}^2$ 。側壁の全面積 $A_{sides} = 0.03 \text{ mm}^2$ 。末端の面積 $A_{heel} = 0.04 \text{ mm}^2$ 。

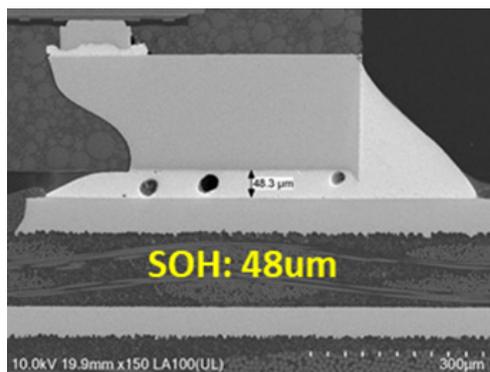


図12: 厚さ100  $\mu\text{m}$ のステンシルを使ったEPC23102のピン2での実際のはんだスタンドオフ高さ。

### 4.2 「L型」パッドのスタンドオフ高さ (図9のピン13)

式5は、「L型」露出パッドのスタンドオフ高さを推定するためにも使い、54  $\mu\text{m}$ と計算されました。図13に計算に使った各領域を示します。係数 $k$ は0.50、ステンシル厚さ $t$ は0.1 mmです。図14は、リフロー後のピン13のSEMによる断面です。スタンドオフの高さは52  $\mu\text{m}$ と測定され、推定したスタンドオフの高さとかなりよく一致しています。

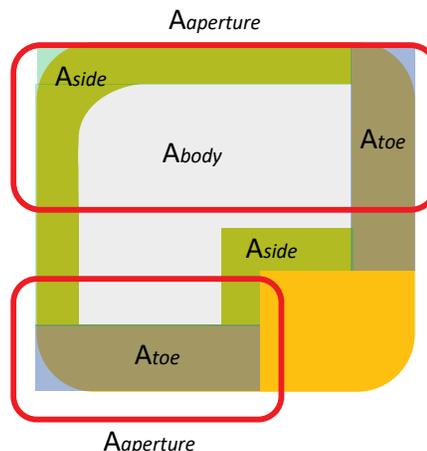


図13: 「L型」パッドのはんだ領域の図。ここで、 $A_{aperture}$ は、赤色のボックスに示すように、ランド・パターン印刷上のステンシル開口部の全面積です。 $A_{aperture} = 0.31 \text{ mm}^2$ です。先端の全面積 $A_{toe} = 0.12 \text{ mm}^2$ 。本体の面積 $A_{body} = 0.16 \text{ mm}^2$ 。側壁の全面積 $A_{sides} = 0.04 \text{ mm}^2$ 。

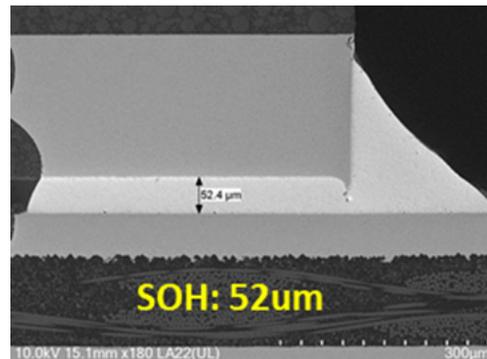


図14: 厚さ100  $\mu\text{m}$ のステンシルを使ったEPC23102のピン13での実際のはんだスタンドオフ高さ。

### 4.3 大きなパッドのスタンドオフ高さ (図9のピン10)

図15は、ピン10のアセンブリ後のSEMの断面です。この結果、スタンドオフ高さは57  $\mu\text{m}$ と測定され、推定したスタンドオフ高さとは正確に一致しています。大きなパッドのスタンドオフ高さは57  $\mu\text{m}$ と計算されます。図16に計算に使った各領域を示します。係数 $k$ は0.70、ステンシル厚さ $t$ は0.1 mmです。

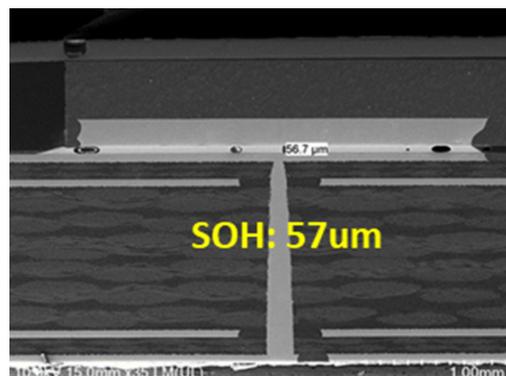


図15: 厚さ100  $\mu\text{m}$ のステンシルを使ったEPC23102のピン10における実際のはんだスタンドオフ高さ。

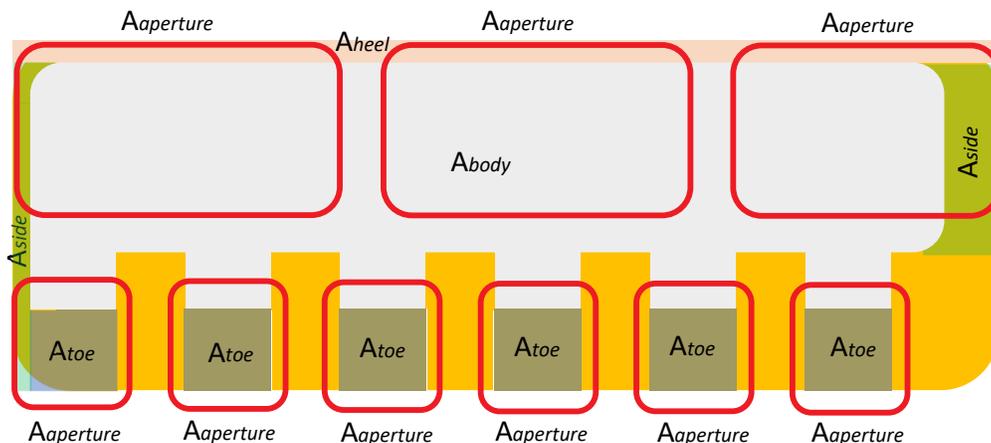


図16: 大きく露出したパッドのはんだ領域の図。ここで、 $A_{aperture}$ は、赤色のボックスに示すように、ランド・パターンの印刷上のステンシル開口部の全面積で、 $A_{aperture} = 2.01 \text{ mm}^2$ です。先端の全面積 $A_{toe} = 0.38 \text{ mm}^2$ 。本体の面積 $A_{body} = 1.85 \text{ mm}^2$ 。側壁の全面積 $A_{sides} = 0.14 \text{ mm}^2$ 。末端の面積 $A_{heel} = 0.15 \text{ mm}^2$ 。

表2に、スタンドオフ高さの推定値と実際の測定値をまとめました。パッケージの傾きは、ピン13とピン10の間の2つの対向するパッド間のスタンドオフ高さの差です。表2は、傾きの推定値が実際の断面の測定値と一致していることを示しており、さらに設計ルールが検証されています。

スタンドオフの高さ	ピン2	ピン13	ピン10	傾き (ピン13 - ピン10)
推定値	46 $\mu\text{m}$	54 $\mu\text{m}$	57 $\mu\text{m}$	3 $\mu\text{m}$
測定値	48 $\mu\text{m}$	52 $\mu\text{m}$	57 $\mu\text{m}$	5 $\mu\text{m}$

表2: EPC23102のスタンドオフ高さの比較

### 5. ケース・スタディ2: 厚さ150 $\mu\text{m}$ のステンシルを使った面積3×5 mmのディスクリートPQFNトランジスタEPC2302 [6]

ステンシルの厚さが50%増加すると、開口部の壁面のはんだペーストの付着力が増加し、転移効率の比率が低下し、係数kが小さくなります。図17は、EPC2302のバンプ・レイアウトで、図18は設計ルールに基づいて推奨するステンシル厚さ150  $\mu\text{m}$ を示します。

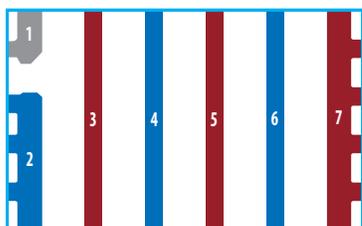


図17: 3×5 mmのPQFN封止EPC2302のバンプのレイアウト

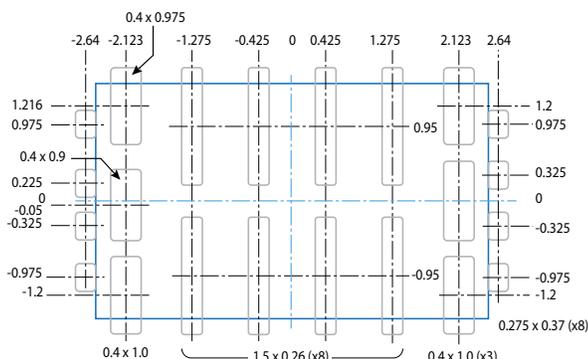


図18: EPC2302に対する150  $\mu\text{m}$ のステンシル設計

#### 5.1 EPC2302の「L形」パッドのスタンドオフ高さ (図17のピン1)

「L形」パッドのスタンドオフ高さは76  $\mu\text{m}$ と計算されます。図19に計算に使った各領域を示します。係数kは0.40、ステンシルの厚さtは0.15 mmです。図20は、ピン1のアセンブリ後のSEMの断面です。この結果、スタンドオフ高さの測定値は81  $\mu\text{m}$ となり、推定したスタンドオフ高さとかなりよく一致しています。

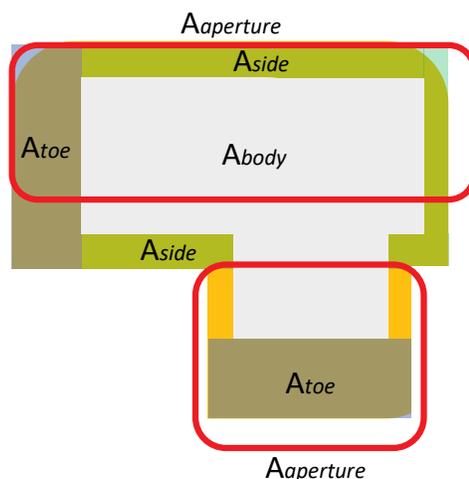


図19: 「L形」パッド上のはんだ領域の図。ここで、 $A_{aperture}$ は、赤色のボックスで示すランド・パターンの印刷上のステンシル開口部の全面積で、 $A_{aperture} = 0.52 \text{ mm}^2$ です。先端の全面積 $A_{toe} = 0.13 \text{ mm}^2$ 。本体の面積 $A_{body} = 0.25 \text{ mm}^2$ 。側壁の全面積 $A_{sides} = 0.10 \text{ mm}^2$ 。

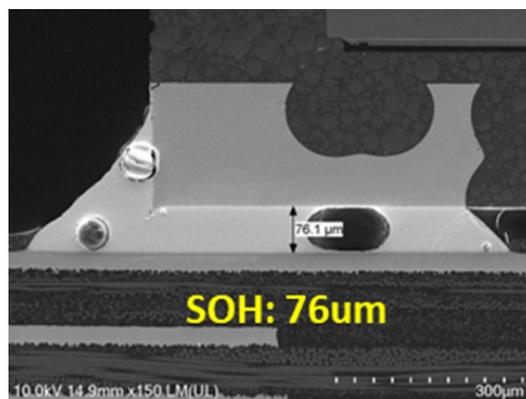
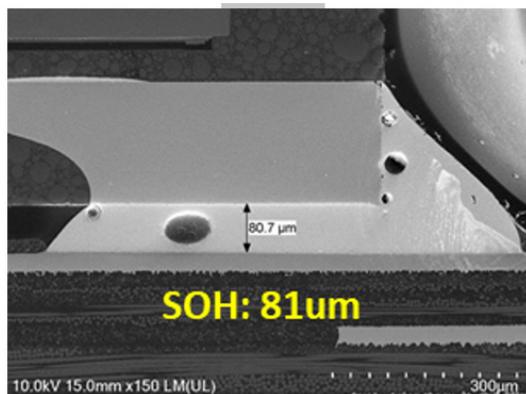


図20: 150 μm厚のステンシルを使ったEPC2302のピン1での実際のはんだスタンドオフ高さ。

図22: ステンシルの厚さ150 μmを使ったEPC2302のピン7での実際のはんだスタンドオフ高さ。

## 5.2 EPC2302の大きなパッドのスタンドオフ高さ (図17のピン7)

露出した大きなパッドのスタンドオフ高さは81 μmと計算されます。図21に計算に使った各領域を示します。係数kは0.56、ステンシルの厚さtは0.15 mmです。図22は、ピン7のアセンブリ後のSEM断面です。この結果、スタンドオフ高さは76 μmと測定され、推定されたスタンドオフ高さとなかなり一致しています。

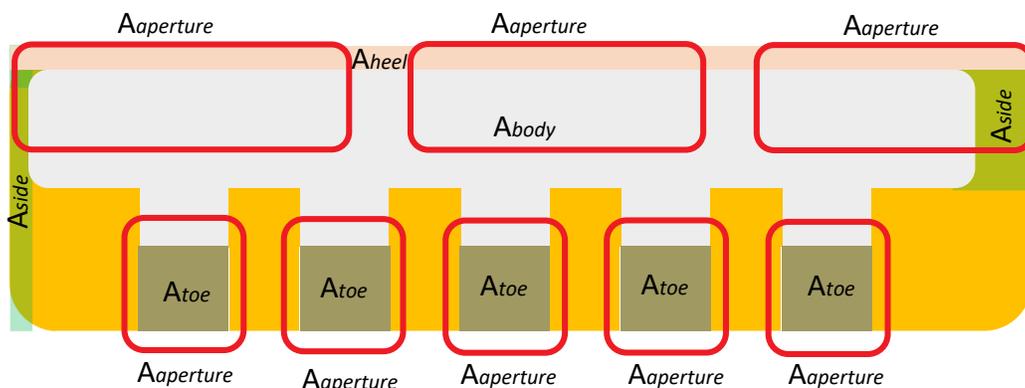


図21: 大きなパッド上のはんだ領域の図。ここで、 $A_{aperture}$ は、赤色のボックスで示すランド・パターンの印刷上のステンシル開口部の全面積で、 $A_{aperture} = 1.55 \text{ mm}^2$ です。先端の全面積 $A_{toe} = 0.39 \text{ mm}^2$ 。本体の面積 $A_{body} = 1.1 \text{ mm}^2$ 。側壁の全面積 $A_{sides} = 0.08 \text{ mm}^2$ 。末端の面積 $A_{heel} = 0.12 \text{ mm}^2$ 。

表3に、スタンドオフ高さの推定値と実際の測定値をまとめました。ピン1からピン7までの2つの対向するパッド間のパッケージの傾きは小さく、設計ルールの有効性が示されています。

スタンドオフの高さ	ピン1	ピン7	傾き
推定値	76 μm	81 μm	5 μm
実測値	81 μm	76 μm	5 μm

表3: ステンシルの厚さ150 μmを使ったEPC2302のスタンドオフ高さの比較。

## 6. 結論

各はんだ部分の体積を定量化することで、あらゆるサイズと形状のパッドのスタンドオフ高さを計算できます。ステンシルは、式5を使って計算したスタンドオフ高さが部品全体で一貫しているように設計する必要があります。これによって、チップの傾きが防がれ、基板レベルのはんだ接合部の信頼性が向上します。

## 付録

### A-1 厚さ100 μmのはんだステンシルのはんだペーストの係数の定義:

小さい開口用係数 (面積比 = 0.80)

$$k = \text{はんだペーストの収縮率}\% (50\%) \times \text{転移効率}\% (90\%) = 45\%$$

中程度の開口用係数 (例: L形の面積比 = 0.90~1.10)

$$k = \text{はんだペーストの収縮率}\% (50\%) \times \text{転移効率}\% (100\%) = 50\%$$

大きな開口用係数 (面積比 > 1.10)

$$k = \text{はんだペーストの収縮率}\% (70\%) \times \text{転移効率}\% (100\%) = 70\%$$

### A-2 厚さ150 μmのはんだステンシルのはんだペースト係数の定義:

小さい開口用係数 (面積比 = 0.66~0.69)

$$k = \text{はんだペーストの収縮率}\% (50\%) \times \text{転移効率}\% (80\%) = 40\%$$

中程度の開口用係数 (例: L形の面積比 = 0.70~0.80)

$$k = \text{はんだペーストの収縮率}\% (50\%) \times \text{転移効率}\% (80\%) = 40\%$$

大きな開口用係数 (面積比 > 0.80)

$$k = \text{はんだペーストの収縮率}\% (70\%) \times \text{転移効率}\% (80\%) = 56\%$$

## 参考文献

1. IPC 7525A Stencil Design Guidelines
2. Stęplewski et al, "Influence of Stencil Design and Parameters of Printing Process on lead-free paste transfer efficiency", MATERIAŁY ELEKTRONICZNE, 2009
3. Department of Electronic Technology [Online]. Available: [https://www.ett.bme.hu/meca/Courses/TEP/2\\_3.html](https://www.ett.bme.hu/meca/Courses/TEP/2_3.html)
4. Bae et al, "Board-Level Reliability of Lead-Frame Based Substrate and Surface Finishing Technology", IMAPS 2022 - 55th International Symposium on Microelectronics, 2022
5. Efficient Power Conversion Corporation, "EPC23102 – ePower™ Stage IC," EPC23102 datasheet. [Online]. Available: [https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC23102\\_datasheet.pdf](https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC23102_datasheet.pdf)
6. Efficient Power Conversion Corporation, "EPC2302 – Enhancement-mode power transistor," EPC2302 datasheet.[Online]. Available: [https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC2302\\_datasheet.pdf](https://epc-co.com/epc/Portals/0/epc/documents/datasheets/EPC2302_datasheet.pdf)